

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-125974

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

H01L 43/08

H01L 43/02

(21)Application number : 09-150917

(71)Applicant : MITSUBISHI MATERIALS CORP

(22)Date of filing : 09.06.1997

(72)Inventor : HASEGAWA AKIHIRO
KOMABAYASHI MASASHI

(30)Priority

Priority number : 08223537

Priority date : 26.08.1996

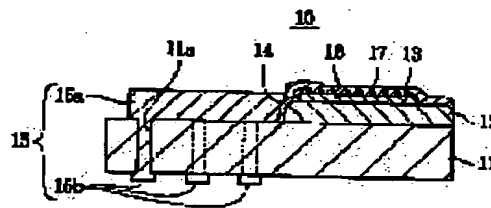
Priority country : JP

(54) MAGNETORESISTANCE ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To facilitate manufacture and to prevent the breaking of wire between a magnetic detecting unit and a terminal electrode by providing the magnetic detecting unit on a glazed glass layer formed on an insulating ceramic substrate, and providing on the ceramic substrate a terminal electrode to be joined to a thin-film electrode formed at the end part of the glazed glass layer and to be connected to the magnetic detecting unit.

SOLUTION: A glazed glass layer 12 is formed on an insulating ceramic substrate 11. Concerning to a magnetic detecting unit 13, a pair of U-shaped thin films are formed on the glazed glass layer 12. And terminal electrodes 15 are composed of three surface electrodes 15a formed stretching from thin-film electrodes 14 up to three through holes 11a bored at positions shifted from one another, and rear electrodes 15b formed on the substrate rear meeting at right angles with the surface electrodes 15a and making a continuity with the surface electrodes 15a through through holes 11a. The end parts of the terminal electrodes 15 are connected to the magnetic detecting unit 13, and the thin films 14 are formed on both end parts. As the result, it becomes possible to facilitate manufacture, and to prevent the disconnection between the magnetic detecting unit 13 and each terminal electrode 15 caused by the rising of the end part of the glazed glass layer 12.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-125974

(43) 公開日 平成10年(1998) 5月15日

(51) IntCl⁴

H 0 1 L 43/08
43/02

識別記号

F I

H 0 1 L 43/08
43/02

D
Z

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号 特願平8-150917

(22) 出願日 平成9年(1997) 6月9日

(31) 優先権主張番号 特願平8-223537

(32) 優先日 平8(1996) 8月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006264

三菱マテリアル株式会社

東京都千代田区大手町1丁目5番1号

(72) 発明者 長谷川 昭宏

埼玉県大宮市北袋町1丁目297番地 三菱

マテリアル株式会社総合研究所内

(72) 発明者 駒林 正士

埼玉県大宮市北袋町1丁目297番地 三菱

マテリアル株式会社総合研究所内

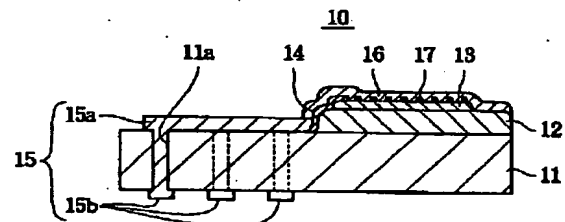
(74) 代理人 弁理士 須田 正義

(54) 【発明の名称】 磁気抵抗素子

(57) 【要約】

【課題】 製造が容易で、磁気検知部と端子電極との間の断線を解消する。

【解決手段】 磁気抵抗素子10は、絶縁性セラミック基板11上に形成されたグレーズドガラス層12と、このグレーズドガラス層12上に形成された磁気検知部13と、このグレーズドガラス層12の端部に形成され磁気検知部13に接続された薄膜電極14と、セラミック基板11上に形成され薄膜電極14に接続された端子電極15とを備える。



10	磁気抵抗素子	13	磁気検知部
11	絶縁性セラミック基板	14	薄膜電極
11a	スルーホール	15	端子電極
12	グレーズドガラス層	16	保護膜
		17	ショートバー

【特許請求の範囲】

【請求項1】 絶縁性セラミック基板(11)上に形成されたグレーズドガラス層(12)と、前記グレーズドガラス層(12)上に形成された磁気検知部(13)と、前記グレーズドガラス層(12)の端部に形成され前記磁気検知部(13)に接続された薄膜電極(14)と、前記セラミック基板(11)上に形成され前記薄膜電極(14)に接続された端子電極(15)とを備えた磁気抵抗素子。

【請求項2】 磁気検知部(13)が半導体薄膜により形成され、端子電極(15)がめっきにより形成された請求項1記載の磁気抵抗素子。

【請求項3】 保護膜(16)が磁気検知部(13)と薄膜電極(14)の各上面に形成された請求項1又は2記載の磁気抵抗素子。

【請求項4】 絶縁性セラミック基板(21)上に形成されたグレーズドガラス層(22)と、前記セラミック基板(21)上に形成され前記グレーズドガラス層(22)の端部に接続された端子電極(25)と、前記グレーズドガラス層(22)上に形成され前記端子電極(25)の端部に接続された磁気検知部(23)とを備えた磁気抵抗素子。

【請求項5】 絶縁性セラミック基板(21)上に形成されたグレーズドガラス層(22)と、前記セラミック基板(21)上に形成され前記グレーズドガラス層(22)の端部に接続された端子電極(25)と、前記グレーズドガラス層(22)上に形成された磁気検知部(23)と、前記端子電極(25)及び前記磁気検知部(23)を接続するようにこれらの上に形成された薄膜電極(24)とを備えた磁気抵抗素子。

【請求項6】 磁気検知部(23)が半導体薄膜により形成され、端子電極(25)が厚膜印刷により形成された請求項4又は5記載の磁気抵抗素子。

【請求項7】 保護膜(26)が磁気検知部(23)と端子電極(25)の各上面又は磁気検知部(23)と薄膜電極(24)と端子電極(25)との各上面に形成された請求項5又は6記載の磁気抵抗素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、磁気センサに用いられる表面実装可能なチップ型の磁気抵抗素子に関するものである。

【0002】

【従来の技術】この種の磁気抵抗素子は、絶縁性セラミック基板上に形成されたグレーズドガラス層と、このグレーズドガラス層上に形成された磁気検知部と、セラミック基板上に形成され磁気検知部に接続された端子電極とにより構成される。このグレーズドガラス層はガラスペーストをセラミック基板上に印刷し焼成することにより形成される。しかし、グレーズドガラス層はガラスペーストの表面張力の関係で端部がセラミック基板から急激に立ち上がっているため、この端部近傍におけるグレーズドガラス層上の磁気検知部又はセラミック基板上の

端子電極に亀裂や断続を生じ易い。

【0003】この欠点を解消するため、従来、磁気検知部を形成する面に凹部を有するセラミック基板と、このセラミック基板の凹部に充填されて凹部の周辺のセラミック基板面と同一の平坦面を形成するグレーズドガラスとにより絶縁基板を構成し、このグレーズドガラスの平坦面上に磁気検知部を形成した磁気抵抗素子が提案されている(特開平5-136482)。この磁気抵抗素子によれば、磁気検知部を形成する面を基板面と同一にして磁気検知部と端子電極との間の断線を防ぐことができる。

【0004】

【発明が解決しようとする課題】しかしながら、上記磁気抵抗素子は、セラミック焼結体である極めて固いセラミック基板に所望の凹部を形成する作業と、この凹部に充填したグレーズドガラスをそのガラス表面がセラミック基板の表面と同一になるように研磨する作業を必要とする。これらの作業には極めて高い精度が要求され、しかも作業は容易でない。本発明の目的は、製造が容易で、磁気検知部と端子電極との間の断線を解消する磁気抵抗素子を提供することにある。

【0005】

【課題を解決するための手段】請求項1に係る発明は、図1及び図2に示すように、絶縁性セラミック基板11上に形成されたグレーズドガラス層12と、このグレーズドガラス層12上に形成された磁気検知部13と、このグレーズドガラス層12の端部に形成され磁気検知部13に接続された薄膜電極14と、セラミック基板11上に形成され薄膜電極14に接続された端子電極15とを備えた磁気抵抗素子10である。グレーズドガラス層12の端部のセラミック基板11からの立ち上がり部分に薄膜電極14を設けることにより、磁気検知部13と端子電極15との間の配線を無理なく円滑に行うことができ、この間の断線を解消する。

【0006】請求項2に係る発明は、請求項1に係る発明であって、磁気検知部13が半導体薄膜により形成され、端子電極15がめっきにより形成された磁気抵抗素子10である。この構造によれば、磁気検知部13の形成後にめっきにより端子電極15を形成するので、磁気検知部13の形成によりめっきの端子電極15を破損することを回避できる。

【0007】請求項3に係る発明は、請求項1又は2に係る発明であって、保護膜16が磁気検知部13と薄膜電極14の各上面に形成された磁気抵抗素子10である。この構造によれば、保護膜16の存在により磁気抵抗素子10の信頼性が向上する。

【0008】請求項4に係る発明は、図7に示すように、絶縁性セラミック基板21上に形成されたグレーズドガラス層22と、セラミック基板21上に形成されグレーズドガラス層22の端部に接続された端子電極25

と、グレーズドガラス層22上に形成され端子電極25の端部に接続された磁気検知部23とを備えた磁気抵抗素子20である。端子電極25と磁気検知部23との接続は図4及び図5に示す薄膜電極24を介在させることなく直接に行えるので磁気抵抗素子20の構造を簡略化できる。

【0009】請求項5に係る発明は、図4及び図5に示すように、絶縁性セラミック基板21上に形成されたグレーズドガラス層22と、セラミック基板21上に形成されグレーズドガラス層22の端部に接続された端子電極25と、グレーズドガラス層22上に形成された磁気検知部23と、端子電極25及び磁気検知部23を接続するようにこれらの上に形成された薄膜電極24とを備えた磁気抵抗素子20である。薄膜電極24の存在により、端子電極25と磁気検知部23との導通がより確実となり、信頼性が一段と向上する。

【0010】請求項6に係る発明は、請求項4又は5に係る発明であって、磁気検知部23が半導体薄膜により形成され、端子電極25が厚膜印刷により形成された磁気抵抗素子20である。この構造によれば、磁気検知部23の薄膜に対し、端子電極25を厚膜で形成することにより、端子電極25の破損を回避できる。

【0011】請求項7に係る発明は、請求項5又は6に係る発明であって、保護膜26が磁気検知部23と端子電極25の各上面又は磁気検知部23と薄膜電極24と端子電極25との各上面に形成された磁気抵抗素子20である。この構造によれば、保護膜26の存在により磁気抵抗素子20の信頼性が向上する。

【0012】

【発明の実施の形態】次に本発明の実施の形態を説明する。本発明の磁気抵抗素子を構成する絶縁性セラミック基板11、21はアルミナ、ムライト、ベリリア等の絶縁性セラミック材料が使用される。グレーズドガラス層12、22はガラスペーストをスクリーン印刷し、乾燥し、焼成することにより形成される。磁気検知部13、23はInSb、InAs、GaAs等の半導体薄膜、又はNi-Fe、Ni-Co等の金属薄膜であって、この薄膜は真空蒸着、スパッタリング等の方法により形成される。半導体薄膜の場合には真空蒸着等を行った後、好ましくは膜成分を結晶成長するためにアニール処理が行われる。アニール処理温度はInSbでは約500℃である。薄膜電極14、24はCr層とCu層の二層構造からなり、それぞれCr及びCuを真空蒸着して形成される。端子電極15、25はNi、Ni-Co等の金属をセラミック基板11、21上に無電解めっきすることにより形成されるか、又は銀白金ペーストのような導電性ペーストをスクリーン印刷することにより形成される。磁気検知部13、23を含む表面薄膜を物理的、化学的に保護するための保護膜16、26はポリイミド等の樹脂を表面薄膜上に塗布し、乾燥させ、加熱すること

により形成される。

【0013】図1、図2、図4及び図5に示す実施の形態においては、磁気検知部13、23はコ字状の一对の薄膜がグレーズドガラス層12、22上に形成される。また端子電極15、25は、互いに位置をずらして形成された3つのスルーホール11a、21aまで薄膜電極14、24から延びて基板表面に3本形成された表面電極15a、25aと、基板裏面に表面電極15a、25aと直交しスルーホール11a、21aを介して表面電極15a、25aに導通する裏面電極15b、25bとにより構成される。裏面電極15b、25bを設けることにより、磁気抵抗素子10、20の表面実装が容易になる。

【0014】また図4及び図5に示す実施の形態においては、端子電極25の端部と磁気検知部23の端部とを互いに接続し、更にこれらの両端部の上に薄膜電極24を形成している。しかし、本発明の磁気抵抗素子は図7に示すように、端子電極25と磁気検知部23とをそれぞれの端部を重ね合わせることで直接接続し、そのためにこれらの両端部の上には薄膜電極24を形成しない構成をも含む。更に本発明のその他の実施の形態においては、図示しないが、磁気検知部を端子電極と離間してグレーズドガラス層上に形成し、端子電極と磁気検知部とにそれぞれ接続する薄膜電極をグレーズドガラス層上に形成した構成をも含む。

【0015】

【実施例】次に本発明の実施例を説明する。

<実施例1>図3に示すように、96%アルミナ基板11に所定の間隔で直径0.6mmのスルーホール11aをあけた後、基板11表面において後述する磁気検知部13を形成する位置とその周囲にガラスペースト(GA-13)をスクリーン印刷し、150℃で乾燥し、1050℃で焼成して複数列の厚さ40μmのグレーズドガラス層12を間隔をあけて形成した(図3(a))。このグレーズドガラス層12上に真空蒸着により2μm厚のInSb膜を形成した後、磁気抵抗効果の向上のため窒素雰囲気中で500℃で加熱した。このInSb膜を所定形状のパターンに加工するために、InSb膜上にフォトリソを塗布し乾燥した後、フォトマスクを介して紫外線露光し、次いで塩酸と塩化第二鉄を含むエッチング液に浸漬することにより所定形状の磁気検知部13を形成した(図3(b))。使用したフォトリソを水酸化ナトリウム水溶液に浸漬することにより剥離した。

【0016】次に後述するショートバー17と薄膜電極14を形成する前に、これらのパターン形成の信頼性向上のために、ショートバー17と薄膜電極14のパターンの周囲(パターン部は除く)にポリイミドを塗布乾燥し、加熱して保護膜(図示せず)を形成した。ショートバー17は磁気抵抗効果の向上を目的とし、InSb膜

からなる磁気検知部13を形成した場合と同様の真空蒸着とフォトリソグラフィの技術を用いて、クロム及び銅からなる長さ20 μ mで幅150 μ mのパターンを磁気検知部13を跨ぐように20 μ m間隔で数多く形成した(図3(c)、図1及び図2)。ショートバー17のパターン形成と同時にクロム及び銅からなる薄膜電極14をグレースドガラス層12の端部に真空蒸着とフォトリソグラフィの技術を用いて形成した(図3(c))。磁気検知部13を物理的、化学的に保護するため、ポリイミド等からなる保護膜16を磁気検知部13を含むグレースドガラス層12上に形成した(図3(d))。所定形状のパターンを有する端子電極15を形成するために、フォトレジストをアルミナ基板11の両面に塗布し乾燥した後、フォトマスクを介して紫外線露光して所定形状のレジストパターンを形成した。このレジストパターンを表面に有するアルミナ基板11を塩酸と塩化第二鉄を含むエッチング液に浸漬後、水洗した。次いで塩化錫水溶液に浸漬後、水洗し、さらに塩化パラジウム水溶液に浸漬後、水洗した。次にニッケルを含むメッキ液に浸漬後、水洗することにより、スルーホール11aを介してアルミナ基板11の両面に導通した厚さ約5 μ mのニッケルメッキからなる端子電極15を形成した(図3(e))。このニッケルメッキ面の腐食を防止するために金メッキ処理を実施した。上記レジストパターンは水酸化ナトリウム水溶液を使用して剥離した。最後にアルミナ基板11を図3(e)の矢印に示す箇所でダイシングして、チップ状の磁気抵抗素子10を得た(図1及び図2)。

【0017】<実施例2>図6に示すように、96%アルミナ基板21に所定の間隔で直径0.6mmのスルーホール21aをあけた後、基板21表面において後述する磁気検知部23を形成する位置とその周囲にガラスペースト(GA-13)をスクリーン印刷し、150℃で乾燥し、1050℃で焼成して複数列の厚さ40 μ mのグレースドガラス層22を間隔をあけて形成した(図6(a))。次に基板21表面のグレースドガラス層22の端及びスルーホール21aを含む所定の位置に銀白金ペーストをスクリーン印刷し、同時に基板21裏面のスルーホール21aを含む所定の位置に銀白金ペーストをスクリーン印刷した後、150℃で乾燥し、850℃で焼成して約20 μ m厚の端子電極25を形成した(図6(b))。グレースドガラス層22上に端子電極25と0.2mm重なるように2 μ m厚のInSb膜を真空蒸着により形成した後、磁気抵抗効果の向上のため窒素雰囲気中で500℃で加熱した。このInSb膜を所定形状のパターンに加工するために、InSb膜上にフォトレジストを塗布し乾燥した後、フォトマスクを介して紫外線露光し、次いで塩酸と塩化第二鉄を含むエッチング液に浸漬することにより所定形状の磁気検知部23を形成した(図6(c))。使用したフォトレジストを水酸

化ナトリウム水溶液に浸漬することにより剥離した。

【0018】次に後述するショートバー27と薄膜電極24を形成する前に、これらのパターン形成の信頼性向上のために、ショートバー27と薄膜電極24のパターンの周囲(パターン部は除く)にポリイミドを塗布乾燥し、加熱して保護膜(図示せず)を形成した。ショートバー27は磁気抵抗効果の向上を目的とし、InSb膜からなる磁気検知部23を形成した場合と同様の真空蒸着とフォトリソグラフィの技術を用いて、クロム及び銅からなる長さ20 μ mで幅150 μ mのパターンを磁気検知部23を跨ぐように20 μ m間隔で数多く形成した(図6(c)、図4及び図5)。ショートバー27のパターン形成と同時にクロム及び銅からなる薄膜電極24を端子電極25と磁気検知部23の境界を覆うように真空蒸着とフォトリソグラフィの技術を用いて形成した(図6(d))。薄膜電極24の形成により端子電極25と磁気検知部23との導通がより確実となり、信頼性が一段と向上する。磁気検知部23及び薄膜電極24を含む表面の薄膜部を物理的、化学的に保護するため、ポリイミドを塗布乾燥し、加熱して表面の薄膜部の全域を覆う保護膜26を形成した(図6(e))。最後にアルミナ基板21を図6(e)の矢印に示す箇所でダイシングして、チップ状の磁気抵抗素子20を得た(図4及び図5)。

【0019】<実施例3>図8に示すように、96%アルミナ基板21に所定の間隔で直径0.5mmのスルーホール21aをあけ、これと共に最後に切断する箇所の裏面にスクライブ線を入れた。その後、基板21表面において、後述する磁気検知部23を形成する位置とその周囲にガラスペースト(1592)をスクリーン印刷し、150℃で乾燥し、1050℃で焼成して複数列の厚さ40 μ mのグレースドガラス層22を間隔をあけて形成した(図8(a))。次に基板21表面のスルーホール21aを含む所定の位置に金ペーストをスクリーン印刷し、同時に基板21裏面のスルーホール21aを含む所定の位置に金ペーストをスクリーン印刷した後、150℃で乾燥し、830℃で焼成して約10 μ m厚の端子電極25を形成した(図8(b))。次に端子電極25と0.3mm離れた位置に2 μ m厚のInSb膜を真空蒸着により形成した後、磁気抵抗効果の向上のため窒素雰囲気中で500℃で加熱した。このInSb膜を所定形状のパターンに加工するために、InSb膜上にフォトレジストを塗布し乾燥した後、フォトマスクを介して紫外線露光し、次いで塩酸と塩化第二鉄を含むエッチング液に浸漬することにより所定形状の磁気検知部23を形成した(図8(c))。使用したフォトレジストを水酸化ナトリウム水溶液に浸漬することにより剥離した。

【0020】次に後述するショートバー27と薄膜電極24を形成する前に、これらのパターン形成の信頼性向

上のために、ショートバー27と薄膜電極24のパターンの周囲(パターン部は除く)にポリイミドを塗布乾燥し、加熱して保護膜(図示せず)を形成した。ショートバー27は磁気抵抗効果の向上を目的とし、InSb膜からなる磁気検知部23を形成した場合と同様の真空蒸着とフォトリソグラフィの技術を用いて、クロム及び銅からなる長さ20 μ mで幅150 μ mのパターンを磁気検知部23を跨ぐように20 μ m間隔で数多く形成した(図8(c))。ショートバー27のパターン形成と同時にクロム及び銅からなる薄膜電極24を端子電極25と磁気検知部23の両方にそれぞれ0.2mmづつ重なるように真空蒸着とフォトリソグラフィの技術を用いて形成した(図8(d))。磁気検知部23及び薄膜電極24を含む表面の薄膜部を物理的、化学的に保護するため、ポリイミドを塗布乾燥し、加熱して表面の薄膜部の全域を覆う保護膜26を形成した(図8(e))。最後にアルミナ基板21を図8(e)の矢印に示す箇所(スクライブ線を基板21裏面に形成した位置)で切断して、チップ状の磁気抵抗素子(図示せず)を得た。

【0021】

【発明の効果】以上述べたように、本発明によれば、絶縁性セラミック基板上にグレーズドガラス層を介して形成した磁気検知部を、グレーズドガラス層の端部に形成した薄膜電極により接続し、この薄膜電極に接続する端子電極をセラミック基板上に設けるか、又は磁気検知部を薄膜電極を介することなく直接に端子電極に接続するようにしたので、製造が容易で、グレーズドガラス層の

端部の立ち上がり起因した磁気検知部と端子電極との間の断線を薄膜電極により解消することができる。

【図面の簡単な説明】

【図1】本発明の保護膜付きの磁気抵抗素子を示す図2のA-A線断面図。

【図2】保護膜を省略した本発明の磁気抵抗素子の平面図。

【図3】本発明の磁気抵抗素子の製造工程を工程順に示す断面図。

【図4】本発明の保護膜付きの別の磁気抵抗素子を示す図5のB-B線断面図。

【図5】保護膜を省略した本発明の別の磁気抵抗素子の平面図。

【図6】本発明の別の磁気抵抗素子の製造工程を工程順に示す断面図。

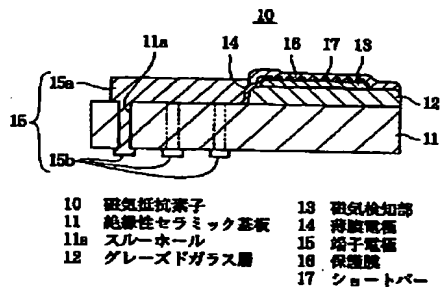
【図7】本発明の保護膜付きの更に別の磁気抵抗素子を示す断面図。

【図8】本発明の更に別の磁気抵抗素子の製造工程を工程順に示す断面図。

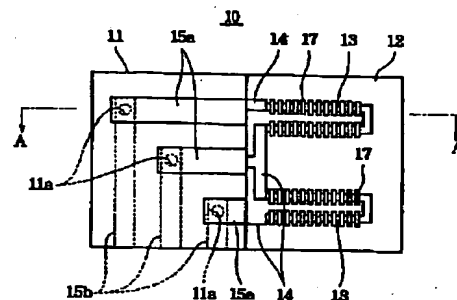
【符号の説明】

- 10, 20 磁気抵抗素子
- 11, 21 絶縁性セラミック基板
- 12, 22 グレーズドガラス層
- 13, 23 磁気検知部
- 14, 24 薄膜電極
- 15, 25 端子電極
- 16, 26 保護膜

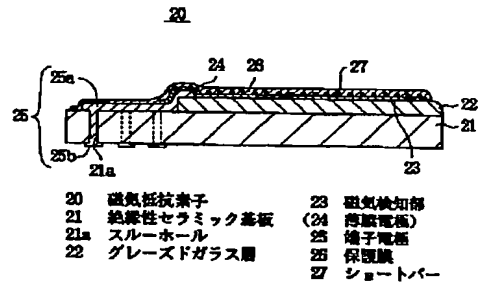
【図1】



【図2】



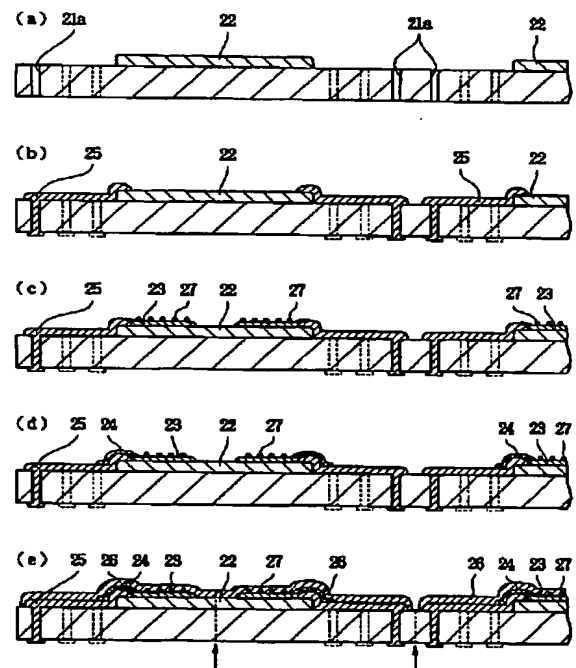
【図4】



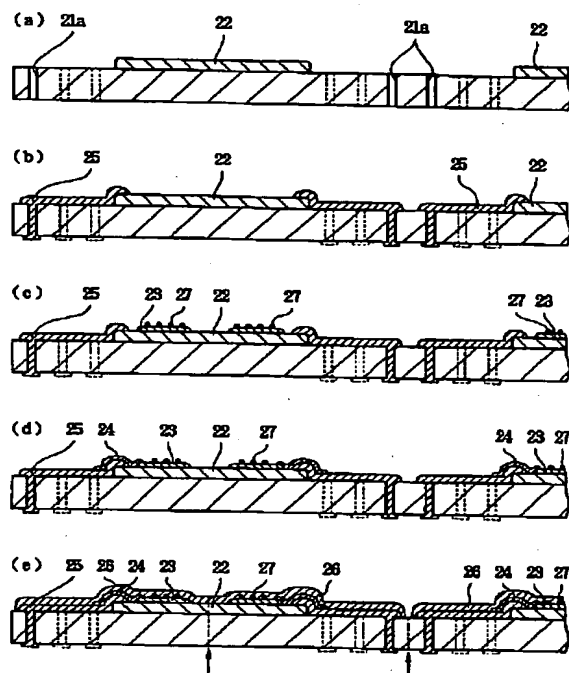
20

20 磁気抵抗素子
21 絶縁性セラミック基板
21a スルーホール
22 グレーズドガラス層
23 磁気検知部
25 端子電極
26 保護膜
27 ショートバー

【図6】



【図8】



【手続補正書】

【提出日】平成9年9月24日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【発明の名称】 磁気抵抗素子

【特許請求の範囲】

【請求項1】 絶縁性セラミック基板(11)上に形成されたグレースドガラス層(12)と、前記グレースドガラス層(12)上に形成された磁気検知部(13)と、前記グレースドガラス層(12)の端部に形成され前記磁気検知部(13)に接続された薄膜電極(14)と、前記セラミック基板(11)上に形成され前記薄膜電極(14)に接続された端子電極(15)とを備えた磁気抵抗素子。

【請求項2】 磁気検知部(13)が半導体薄膜により形成され、端子電極(15)がめっきにより形成された請求項1記載の磁気抵抗素子。

【請求項3】 保護膜(16)が磁気検知部(13)と薄膜電極(14)の各上面に形成された請求項1又は2記載の磁気抵抗素子。

【請求項4】 絶縁性セラミック基板(21)上に形成され

たグレースドガラス層(22)と、前記セラミック基板(21)上に形成され前記グレースドガラス層(22)の端部に接続された端子電極(25)と、前記グレースドガラス層(22)上に形成された磁気検知部(23)と、前記端子電極(25)及び前記磁気検知部(23)を接続するようにこれらの上に形成された薄膜電極(24)とを備えた磁気抵抗素子。

【請求項5】 磁気検知部(23)が半導体薄膜により形成され、端子電極(25)が厚膜印刷により形成された請求項4記載の磁気抵抗素子。

【請求項6】 保護膜(26)が磁気検知部(23)と薄膜電極(24)と端子電極(25)との各上面に形成された請求項4又は5記載の磁気抵抗素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、磁気センサに用いられる表面実装可能なチップ型の磁気抵抗素子に関するものである。

【0002】

【従来の技術】この種の磁気抵抗素子は、絶縁性セラミック基板上に形成されたグレースドガラス層と、このグレースドガラス層上に形成された磁気検知部と、セラミック基板上に形成され磁気検知部に接続された端子電極

とにより構成される。このグレーズドガラス層はガラスペーストをセラミック基板上に印刷し焼成することにより形成される。しかし、グレーズドガラス層はガラスペーストの表面張力の関係で端部がセラミック基板から急激に立ち上がっているため、この端部近傍におけるグレーズドガラス層上の磁気検知部又はセラミック基板上の端子電極に亀裂や断続を生じ易い。

【0003】この欠点を解消するため、従来、磁気検知部を形成する面に凹部を有するセラミック基板と、このセラミック基板の凹部に充填されて凹部の周辺のセラミック基板面と同一の平坦面を形成するグレーズドガラスとにより絶縁基板を構成し、このグレーズドガラスの平坦面上に磁気検知部を形成した磁気抵抗素子が提案されている（特開平5-136482）。この磁気抵抗素子によれば、磁気検知部を形成する面を基板面と同一にして磁気検知部と端子電極との間の断線を防ぐことができる。

【0004】

【発明が解決しようとする課題】しかしながら、上記磁気抵抗素子は、セラミック焼結体である極めて固いセラミック基板に所望の凹部を形成する作業と、この凹部に充填したグレーズドガラスをそのガラス表面がセラミック基板の表面と同一になるように研磨する作業を必要とする。これらの作業には極めて高い精度が要求され、しかも作業は容易でない。本発明の目的は、製造が容易で、磁気検知部と端子電極との間の断線を解消する磁気抵抗素子を提供することにある。

【0005】

【課題を解決するための手段】請求項1に係る発明は、図1及び図2に示すように、絶縁性セラミック基板11上に形成されたグレーズドガラス層12と、このグレーズドガラス層12上に形成された磁気検知部13と、このグレーズドガラス層12の端部に形成され磁気検知部13に接続された薄膜電極14と、セラミック基板11上に形成され薄膜電極14に接続された端子電極15とを備えた磁気抵抗素子10である。グレーズドガラス層12の端部のセラミック基板11からの立ち上がり部分に薄膜電極14を設けることにより、磁気検知部13と端子電極15との間の配線を無理なく円滑に行うことができ、この間の断線を解消する。

【0006】請求項2に係る発明は、請求項1に係る発明であって、磁気検知部13が半導体薄膜により形成され、端子電極15がめっきにより形成された磁気抵抗素子10である。この構造によれば、磁気検知部13の形成後にめっきにより端子電極15を形成するので、磁気検知部13の形成によりめっきの端子電極15を破損することを回避できる。

【0007】請求項3に係る発明は、請求項1又は2に係る発明であって、保護膜16が磁気検知部13と薄膜電極14の各上面に形成された磁気抵抗素子10であ

る。この構造によれば、保護膜16の存在により磁気抵抗素子10の信頼性が向上する。

【0008】請求項4に係る発明は、図4及び図5に示すように、絶縁性セラミック基板21上に形成されたグレーズドガラス層22と、セラミック基板21上に形成されグレーズドガラス層22の端部に接続された端子電極25と、グレーズドガラス層22上に形成された磁気検知部23と、端子電極25及び磁気検知部23を接続するようにこれらの上に形成された薄膜電極24とを備えた磁気抵抗素子20である。薄膜電極24の存在により、端子電極25と磁気検知部23との導通がより確実となり、信頼性が一段と向上する。

【0009】請求項5に係る発明は、請求項4に係る発明であって、磁気検知部23が半導体薄膜により形成され、端子電極25が厚膜印刷により形成された磁気抵抗素子20である。この構造によれば、端子電極25が磁気検知部23より高温で形成されるために端子電極25が磁気検知部23より前に形成されるが、端子電極25を厚膜印刷で形成することにより、端子電極25の破損を回避できる。

【0010】請求項6に係る発明は、請求項4又は5に係る発明であって、保護膜26が磁気検知部23と薄膜電極24と端子電極25との各上面に形成された磁気抵抗素子20である。この構造によれば、保護膜26の存在により磁気抵抗素子20の信頼性が向上する。

【0011】

【発明の実施の形態】次に本発明の実施の形態を説明する。本発明の磁気抵抗素子を構成する絶縁性セラミック基板11、21はアルミナ、ムライト、ベリリア等の絶縁性セラミック材料が使用される。グレーズドガラス層12、22はガラスペーストをスクリーン印刷し、乾燥し、焼成することにより形成される。磁気検知部13、23はInSb、InAs、GaAs等の半導体薄膜、又はNi-Fe、Ni-Co等の金属薄膜であって、この薄膜は真空蒸着、スパッタリング等の方法により形成される。半導体薄膜の場合には真空蒸着等を行った後、好ましくは膜成分を結晶成長させるためにアニール処理が行われる。アニール処理温度はInSbでは約500℃である。薄膜電極14、24はCr層とCu層の二層構造からなり、それぞれCr及びCuを真空蒸着して形成される。端子電極15、25はNi、Ni-Co等の金属をセラミック基板11、21上に無電解めっきすることにより形成されるか、又は銀白金ペーストのような導電性ペーストをスクリーン印刷することにより形成される。磁気検知部13、23を含む表面薄膜を物理的、化学的に保護するための保護膜16、26はポリイミド等の樹脂を表面薄膜上に塗布し、乾燥させ、加熱することにより形成される。

【0012】図1、図2、図4、図5及び図7に示す実施の形態においては、磁気検知部13、23はコ字状の

一对の薄膜がグレーズドガラス層12、22上に形成される。また端子電極15、25は、互いに位置をずらして形成された3つのスルーホール11a、21aまで薄膜電極14、24から延びて基板表面に3本形成された表面電極15a、25aと、基板裏面に表面電極15b、25bとと直交スルーホール11a、21aを介して表面電極15a、25aに導通する裏面電極15b、25bとにより構成される。裏面電極15b、25bを設けることにより、磁気抵抗素子10、20の表面実装が容易になる。

【0013】また図4及び図5に示す実施の形態においては、端子電極25の端部と磁気検知部23の端部とを互いに接続し、更にこれらの両端部の上に薄膜電極24を形成している。更に図7に示す実施の形態においては、磁気検知部23を端子電極25と離間して形成し、端子電極25と磁気検知部23にそれぞれ接続する薄膜電極24を形成している。

【0014】

【実施例】次に本発明の実施例を説明する。

＜実施例1＞図3に示すように、96%アルミナ基板11に所定の間隔で直径0.6mmのスルーホール11aをあけた後、基板11表面において後述する磁気検知部13を形成する位置とその周囲にガラスペースト(GA-13)をスクリーン印刷し、150℃で乾燥し、1050℃で焼成して複数列の厚さ40μmのグレーズドガラス層12を間隔をあけて形成した(図3(a))。このグレーズドガラス層12上に真空蒸着により2μm厚のInSb膜を形成した後、磁気抵抗効果の向上のため窒素雰囲気中で500℃で加熱した。このInSb膜を所定形状のパターンに加工するために、InSb膜上にフォトレジストを塗布し乾燥した後、フォトマスクを介して紫外線露光し、次いで塩酸と塩化第二鉄を含むエッチング液に浸漬することにより所定形状の磁気検知部13を形成した(図3(b))。使用したフォトレジストを水酸化ナトリウム水溶液に浸漬することにより剥離した。

【0015】次に後述するショートバー17と薄膜電極14を形成する前に、これらのパターン形成の信頼性向上のために、ショートバー17と薄膜電極14のパターンの周囲(パターン部は除く)にポリイミドを塗布乾燥し、加熱して保護膜(図示せず)を形成した。ショートバー17は磁気抵抗効果の向上を目的とし、InSb膜からなる磁気検知部13を形成した場合と同様の真空蒸着とフォトリソグラフィの技術を用いて、クロム及び銅からなる長さ20μmで幅150μmのパターンを磁気検知部13を跨ぐように20μm間隔で数多く形成した(図3(c)、図1及び図2)。ショートバー17のパターン形成と同時にクロム及び銅からなる薄膜電極14をグレーズドガラス層12の端部に真空蒸着とフォトリソグラフィの技術を用いて形成した(図3(c))。磁

気検知部13並びに磁気検知部13と薄膜電極14の接続部を物理的、化学的に保護するため、ポリイミド等からなる保護膜16を磁気検知部13並びに磁気検知部13との接続部を含む薄膜電極14の一部を覆うように形成した(図3(d))。所定形状のパターンを有する端子電極15を形成するために、フォトレジストをアルミナ基板11の両面に塗布し乾燥した後、フォトマスクを介して紫外線露光して所定形状のレジストパターンを形成した。このレジストパターンを表面に有するアルミナ基板11を塩酸と塩化第二鉄を含むエッチング液に浸漬後、水洗した。次いで塩化錫水溶液に浸漬後、水洗し、さらに塩化パラジウム水溶液に浸漬後、水洗した。次にニッケルを含むメッキ液に浸漬後、水洗することにより、スルーホール11aを介してアルミナ基板11の両面に導通した厚さ約5μmのニッケルメッキからなる端子電極15を形成した(図3(e))。このニッケルメッキ面の腐食を防止するために金メッキ処理を実施した。上記レジストパターンは水酸化ナトリウム水溶液を使用して剥離した。最後にアルミナ基板11を図3(e)の矢印に示す箇所でダイシングして、チップ状の磁気抵抗素子10を得た(図1及び図2)。

【0016】＜実施例2＞図6に示すように、96%アルミナ基板21に所定の間隔で直径0.6mmのスルーホール21aをあけた後、基板21表面において後述する磁気検知部23を形成する位置とその周囲にガラスペースト(GA-13)をスクリーン印刷し、150℃で乾燥し、1050℃で焼成して複数列の厚さ40μmのグレーズドガラス層22を間隔をあけて形成した(図6(a))。次に基板21表面のグレーズドガラス層22の端及びスルーホール21aを含む所定の位置に銀白金ペーストをスクリーン印刷し、同時に基板21裏面のスルーホール21aを含む所定の位置に銀白金ペーストをスクリーン印刷した後、150℃で乾燥し、850℃で焼成して約20μm厚の端子電極25を形成した(図6(b))。グレーズドガラス層22上に端子電極25と0.2mm重なるように2μm厚のInSb膜を真空蒸着により形成した後、磁気抵抗効果の向上のため窒素雰囲気中で500℃で加熱した。このInSb膜を所定形状のパターンに加工するために、InSb膜上にフォトレジストを塗布し乾燥した後、フォトマスクを介して紫外線露光し、次いで塩酸と塩化第二鉄を含むエッチング液に浸漬することにより所定形状の磁気検知部23を形成した(図6(c))。使用したフォトレジストを水酸化ナトリウム水溶液に浸漬することにより剥離した。

【0017】次に後述するショートバー27と薄膜電極24を形成する前に、これらのパターン形成の信頼性向上のために、ショートバー27と薄膜電極24のパターンの周囲(パターン部は除く)にポリイミドを塗布乾燥し、加熱して保護膜(図示せず)を形成した。ショートバー27は磁気抵抗効果の向上を目的とし、InSb膜

からなる磁気検知部23を形成した場合と同様の真空蒸着とフォトリソグラフィの技術を用いて、クロム及び銅からなる長さ20 μ mで幅150 μ mのパターンを磁気検知部23を跨ぐように20 μ m間隔で数多く形成した(図6(c)、図4及び図5)。ショートバー27のパターン形成と同時にクロム及び銅からなる薄膜電極24を端子電極25と磁気検知部23の境界を覆うように真空蒸着とフォトリソグラフィの技術を用いて形成した

(図6(d))。薄膜電極24の形成により端子電極25と磁気検知部23との導通がより確実となり、信頼性が一段と向上する。磁気検知部23及び薄膜電極24を含む表面の薄膜部を物理的、化学的に保護するため、ポリイミドを塗布乾燥し、加熱して磁気検知部23、薄膜電極24及び端子電極25を覆う保護膜26を形成した(図6(e))。最後にアルミナ基板21を図6(e)の矢印に示す箇所でダイシングして、チップ状の磁気抵抗素子20を得た(図4及び図5)。

【0018】<実施例3>図7に示すように、96%アルミナ基板21に所定の間隔で直径0.5mmのスルーホール21aを明け、これとともに最後に切断する箇所の裏面にスクライブ線を入れた。その後、基板21表面において、後述する磁気検知部23を形成する位置とその周囲にガラスペースト(1592)をスクリーン印刷し、150℃で乾燥し、1050℃で焼成して複数回の厚さ40 μ mのグレーズドガラス層22を間隔をあけて形成した(図7(a))。次に基板21表面のグレーズドガラス層22の端及びスルーホール21aを含む所定の位置に金ペーストをスクリーン印刷し、同時に基板21裏面のスルーホール21aを含む所定の位置に金ペーストをスクリーン印刷した後、150℃で乾燥し、830℃で焼成して約10 μ m厚の端子電極25を形成した(図7(b))。次に端子電極25と0.3mm離れた位置に2 μ m厚のInSb膜を真空蒸着により形成した後、磁気抵抗効果の向上のため窒素雰囲気中で500℃で加熱した。このInSb膜を所定形状のパターンに加工するために、InSb膜上にフォトレジストを塗布し乾燥した後、フォトマスクを介して紫外線露光し、次いで塩酸と塩化第二鉄を含むエッチング液に浸漬することにより所定形状の磁気検知部23を形成した(図7(c))。使用したフォトレジストを水酸化ナトリウム水溶液に浸漬することにより剥離した。

【0019】次に後述するショートバー27と薄膜電極24を形成する前に、これらのパターン形成の信頼性向上のために、ショートバー27と薄膜電極24のパターンの周囲(パターン部は除く)にポリイミドを塗布乾燥し、加熱して保護膜(図示せず)を形成した。ショートバー27は磁気抵抗効果の向上を目的とし、InSb膜からなる磁気検知部23を形成した場合と同様の真空蒸着とフォトリソグラフィの技術を用いて、クロム及び銅からなる長さ20 μ mで幅150 μ mのパターンを磁気

検知部23を跨ぐように20 μ m間隔で数多く形成した(図7(c))。ショートバー27のパターン形成と同時にクロム及び銅からなる薄膜電極24を端子電極25に0.6mm、磁気検知部23に0.2mmずつそれぞれ重なるように真空蒸着とフォトリソグラフィの技術を用いて形成した(図7(d))。磁気検知部23及び薄膜電極24を含む表面の薄膜部を物理的、化学的に保護するため、ポリイミドを塗布乾燥し、加熱して磁気検知部23、薄膜電極24及び端子電極25を覆う保護膜26を形成した(図7(e))。最後にアルミナ基板21を図7(e)の矢印に示す箇所(スクライブ線を基板21裏面に形成した位置)で切断して、チップ状の磁気抵抗素子(図示せず)を得た。

【0020】

【発明の効果】以上述べたように、本発明によれば、絶縁性セラミック基板上にグレーズドガラス層を介して形成した磁気検知部を、グレーズドガラス層の端部に形成した薄膜電極により接続し、この薄膜電極に接続する端子電極をセラミック基板上に設けるか、又は磁気検知部を薄膜電極を介することなく直接に端子電極に接続するようにしたので、製造が容易で、グレーズドガラス層の端部の立ち上がり起因した磁気検知部と端子電極との間の断線を薄膜電極により解消することができる。

【図面の簡単な説明】

【図1】本発明の保護膜付きの磁気抵抗素子を示す図2のA-A線断面図。

【図2】保護膜を省略した本発明の磁気抵抗素子の平面図。

【図3】本発明の磁気抵抗素子の製造工程を工程順に示す断面図。

【図4】本発明の保護膜付きの別の磁気抵抗素子を示す図5のB-B線断面図。

【図5】保護膜を省略した本発明の別の磁気抵抗素子の平面図。

【図6】本発明の別の磁気抵抗素子の製造工程を工程順に示す断面図。

【図7】本発明の更に別の磁気抵抗素子の製造工程を工程順に示す断面図。

【符号の説明】

- 10, 20 磁気抵抗素子
- 11, 21 絶縁性セラミック基板
- 12, 22 グレーズドガラス層
- 13, 23 磁気検知部
- 14, 24 薄膜電極
- 15, 25 端子電極
- 16, 26 保護膜

【手続補正2】

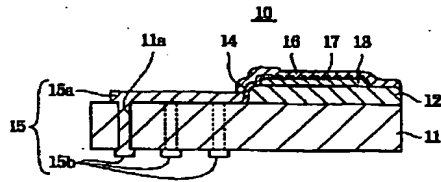
【補正対象書類名】図面

【補正対象項目名】図1

【補正方法】変更

【補正内容】

【図1】



- | | |
|---------------|-----------|
| 10 磁気抵抗素子 | 13 磁気検知部 |
| 11 絶磁性セラミック基板 | 14 薄膜磁膜 |
| 11a スルーホール | 15 導線電極 |
| 12 グレーズドガラス層 | 16 保護膜 |
| | 17 ショートバー |

【手続補正3】

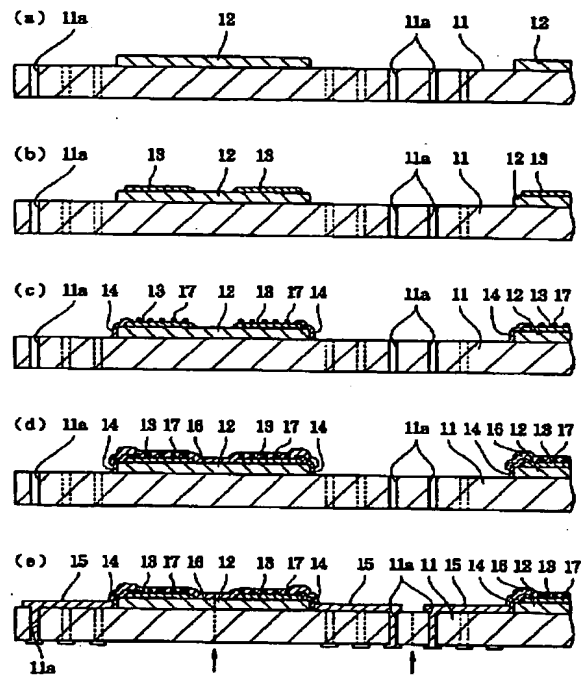
【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】



【手続補正4】

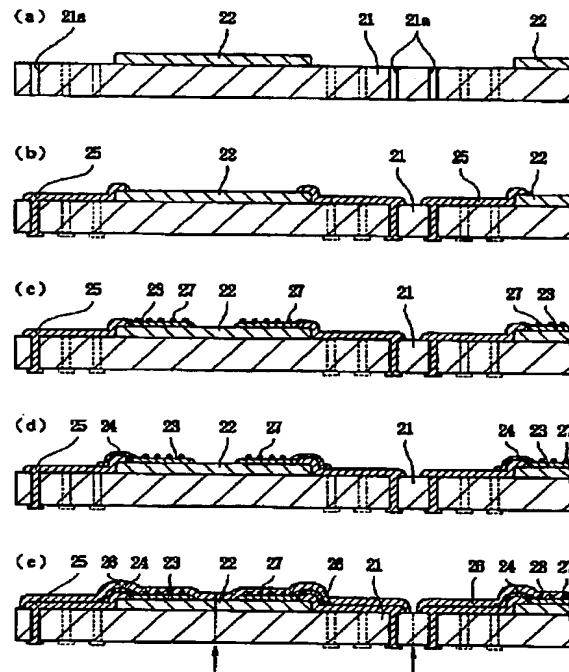
【補正対象書類名】図面

【補正対象項目名】図6

【補正方法】変更

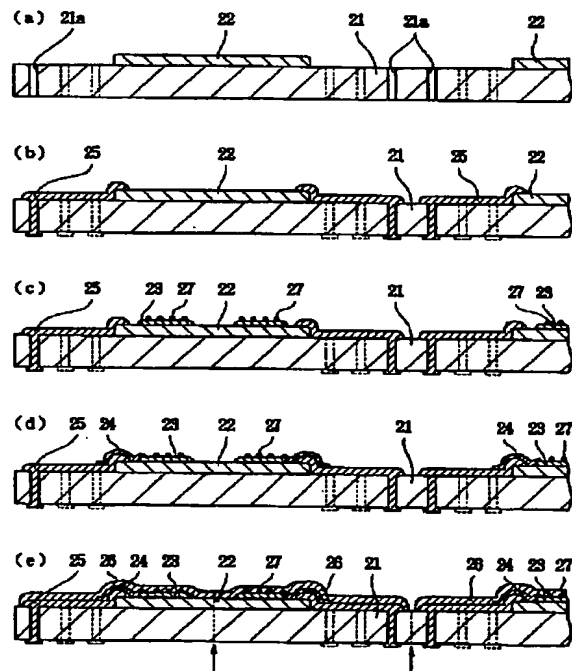
【補正内容】

【図6】



【手続補正5】
 【補正対象書類名】図面
 【補正対象項目名】図7

【補正方法】変更
 【補正内容】
 【図7】



【手続補正6】
 【補正対象書類名】図面

【補正対象項目名】図8
 【補正方法】削除

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)